

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
8. Januar 2004 (08.01.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 2004/003991 A2

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 21/56,  
23/29, 23/31, 23/495, 23/498, 25/065, 25/16

[DE/DE]; Bertastr. 5, 93049 Regensburg (DE). THEUSS,  
Horst [DE/DE]; Brunnweg 7, 93173 Wenzelnbach (DE).

(21) Internationales Aktenzeichen: PCT/DE2003/002119

(74) Anwalt: SCHWEIGER, Martin; c/o Schweiger & Partner, Karl-Theodor-Str. 69, 80803 München (DE).

(22) Internationales Anmeldedatum:  
25. Juni 2003 (25.06.2003)

(81) Bestimmungsstaaten (national): CN, JP, KR, US.

(25) Einreichungssprache: Deutsch

(84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 28 593.4 26. Juni 2002 (26.06.2002) DE

Veröffentlicht:

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).

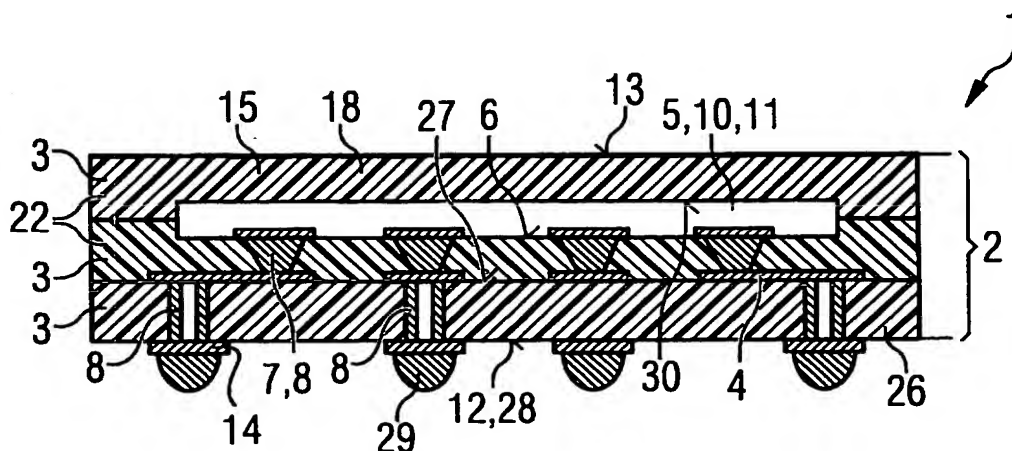
Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): STEINER, Rainer

(54) Title: ELECTRONIC COMPONENT WITH A HOUSING PACKAGING

(54) Bezeichnung: ELEKTRONISCHES BAUTEIL MIT EINER GEHÄUSEPACKUNG



(57) Abstract: The invention relates to an electronic component with a housing packaging (2) consisting of several plastic layers (3) with at least one buried strip-conductor layer (4) and at least one semiconductor chip (5) which has outer pointed-cone-shaped contacts (7) which are disposed on an outer side (6) thereof. One of the plastic layers (3) is pierced by the pointed-cone-shaped outer contacts (7) which form through-contacts leading to the buried strip-conductor layer. The invention also relates to a method for the production of one such electronic component (1).

(57) Zusammenfassung: Die Erfindung betrifft ein elektronisches Bauteil mit einer Gehäusepackung (2) aus mehreren Kunststofflagen (3) mit mindestens einer vergrabenen Leiterbahnlage (4) und mit mindestens einem Halbleiterchip (5), der auf einer Aussenseite (6) verteilte spitzkegelige Aussenkontakte (7) aufweist. Die spitzkegeligen Aussenkontakte (7) durchdringen eine der Kunststofflagen (3) und bilden Durchkontakte zu der vergrabenen Leiterbahnlage (4). Ferner betrifft die Erfindung ein Verfahren zur Herstellung eines derartigen elektronischen Bauteils (1).

## Elektronisches Bauteil mit einer Gehäusepackung

### Beschreibung

5 Die Erfindung betrifft ein elektronisches Bauteil mit einer Gehäusepackung aus mehreren Kunststofflagen mit mindestens einer vergrabenen Leiterbahn und mit mindestens einem Halbleiterchip sowie ein Verfahren zur gleichzeitigen Herstellung von mehreren derartigen elektronischen Bauteilen gemäß der  
10 Gattung der unabhängigen Ansprüche.

Die Verkleinerung von Baugruppen in vielen Elektronikbereichen erfordert eine immer höhere Integrationsdichte von Bauelementen sowohl auf Leiterplatten als auch in einer Gehäuse-  
15 verpackung. Jedoch nimmt die Kontaktierung der Kontaktflächen des Halbleiterchips mit entsprechenden Kontaktanschlußflächen auf einer Umverdrahtungsplatte oder einem Schaltungsträger in der Gehäusepackung einen erheblichen Raum ein, weil Drahtverbindungen den sogenannten Bondverbindungen zwischen den Kon-  
20 taktflächen und den Kontaktanschlußflächen geschaffen werden müssen.

Bei einer Flip-Chip-Verbindung wird zwar die Verbindungstechnik in einer Gehäusepackung durch auf den Halbleiterchip auf-  
25 gebrachte ballförmigen Außenkontakten ohne jedes Drahtbonds gelöst, weil die Außenkontakte unmittelbar auf eine Umverdrahtungsplatte oder auf einen Schaltungsträger aufgelötet werden können, jedoch ergibt sich ein erheblicher Zwischenraum zwischen dem Halbleiterchip und entweder der Umverdrahtungsplatte oder einem Schaltungsträger, der nachträglich  
30 durch sogenannten Underfill aufgefüllt werden muss, so dass zwar eine Flächensparnis gegenüber den Drahtverbindungstechnologien auftritt, jedoch eine relativ komplexe Verbin-

dungstechnik zwischen den Außenkontakten des Halbleiterchips und einer Umverdrahtungsplatte oder eines Schaltungsträgers erforderlich wird.

- 5 Aufgabe der Erfindung ist es, ein elektronisches Bauteil zu schaffen, das kostengünstig herstellbar und eine verbesserte Packungsdichte von Halbleiterchips in einer Gehäusepackung ermöglicht.
- 10 Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

Erfindungsgemäß wird ein elektronisches Bauteil mit einer Ge-  
15 häusepackung aus mehreren Kunststofflagen angegeben, das mindestens eine vergrabene Leiterbahnlage aufweist und mit mindestens einem Halbleiterchip versehen ist. Dieser Halbleiterchip weist auf seiner Außenseite verteilte, spitzkegelige Außenkontakte auf. Diese spitzkegeligen Außenkontakte durch-  
20 dringen in der Gehäusepackung eine der Kunststofflagen und bilden Durchkontakte zu der mindestens einen vergrabenen Leiterbahnlage.

Unter "spitzkegelig" wird in diesem Zusammenhang ein Körper  
25 verstanden, der eine Grundfläche und eine Höhe aufweist, wobei sich seine Außenkontur von der Grundfläche aus mit zunehmender Höhe verjüngt.

Ein derartiges erfindungsgemäßes Bauteil ist kostengünstig  
30 durch Einlaminieren von Halbleiterchips in eine Kunststofflage zu realisieren, ohne dass aufwendige Durchkontakte in der Kunststofflage vorher vorzuhalten sind. Damit können sehr flache Bauhöhen realisiert werden, da die Kontaktierung zu

der vergrabenen Leiterbahnlage praktisch nicht zur Bauteilhöhe beiträgt, weil Außenkontakte in der Kunststofflage wie vorgesehen verschwinden. Darüber hinaus entfällt die Notwendigkeit eine sogenannte "Underfill"-Schicht zum nachträglichen Auffüllen von Zwischenräumen zwischen dem Halbleiterchip und einer außenliegenden Leiterbahnlage vorzusehen. Mit dem Durchdringen einer Kunststofflage mittels der spitzkegeligen Außenkontakte des Halbleiterchips sind automatisch zumindest die Unterseite des Halbleiterchips und die spitzkegeligen Außenkontakte von einer Kunststoffmasse umgeben. Somit bilden sich keine unerwünschten Hohlräume.

Andererseits ist es möglich, wahlweise erwünschte Hohlräume definiert herzustellen, indem in der Kunststofflage zwischen den spitzkegeligen Außenkontakten, welche die Kunststofflage durchdringen, Vertiefungen vorgesehen sind, so dass sich flache Hohlgehäuse ausbilden, die insbesondere für die Sensortechnik von Vorteil sind. Dazu weist die Gehäusepackung eine entsprechend strukturierte Kunststofflage auf.

20

Das elektronische Bauteil kann ein Multichipmodul mit mehreren vergrabenen Leiterbahnlagen und mehreren Halbleiterchips, die spitzkegelige Außenkontakte aufweisen, sein. Dabei können die spitzkegeligen Außenkontakte der Halbleiterchips in der Gehäusepackung des Multichipmoduls unterschiedliche Kunststofflagen durchdringen und Durchkontakte zu unterschiedlichen vergrabenen Leiterbahnlagen bilden. Diese mögliche Ausführungsform der Erfindung zeigt die hohe Flexibilität dieser neuen Technik, die es ermöglicht, Gehäusepackungen und elektronische Bauteile mit derartigen Gehäusepackungen darzustellen, bei denen Halbleiterchips in die Gehäusepackung eingebettet sind und/oder die Gehäusepackung zusätzlich mit Halbleiterchips bestückt ist.

30

Somit schafft die Erfindung die Möglichkeit, dass das elektronische Bauteil vergrabene Halbleiterchips aufweist. Ein vergrabenes Halbleiterchip in einer derartigen Gehäusepackung aus mehreren Kunststofflagen kann allein dadurch realisiert werden, dass über einen Halbleiterchip, dessen spitzkegelige Außenkontakte eine Kunststofflage durchdringen und eine vergrabene Leiterbahnlage kontaktieren, eine weitere Kunststofflage angeordnet ist.

Der Vorteil der Raumersparnis kann dadurch vergrößert werden, dass als Halbleiterchips gedünnte Halbleiterchips mit kegelförmigen Außenkontakten eingesetzt werden. Derartige gedünnte Halbleiterchips können eine Dicke zwischen 30 und 100 Mikrometern als vergrabene Halbleiterchips aufweisen und sind durch eine abdeckende äußere Kunststofflage vor Beschädigungen gesichert.

Ein Multichipmodul kann zusätzlich auf seiner Oberseite und/oder seiner Unterseite Außenkontaktflächen aufweisen, die mit einer übergeordneten Schaltungsplatine elektrisch verbunden werden können oder auf die Außenkontakte in Form von Lotbällen oder Lothöcker aufgebracht sind. Grundsätzlich besteht auch die Möglichkeit, dass mit der neuen Technik ein Multichip auf seiner Oberseite Halbleiterchips aufweist, die mit ihren spitzkegeligen Außenkontakten die oberste Kunststofflage durchdringen und Durchkontakt zu einer darunter liegenden vergrabenen Leiterbahnlage bilden. Auch in dieser Ausführungsform der Erfindung kann auf vorher vorbereitete Durchkontakte durch eine Kunststofflage zu der vergrabenen Leiterbahnlage verzichtet werden, da die spitzkegeligen Außenkontakte beim Durchdringen der obersten Kunststofflage Durchkontakte ausbilden.

In einer weiteren Ausführungsform der Erfindung kann das Multichipmodul auf seiner Oberseite zusätzlich passive Bauelemente aufweisen, die dann über gesonderte Durchkontakte in  
5 der obersten Kunststofflage mit einer der vergrabenen Leiterbahnlagen oder über Durchkontakte durch mehrere Kunststofflagen mit den Außenkontaktflächen auf der Unterseite des Multichipmoduls verbunden sind.

10 Eine weitere Anwendungsmöglichkeit der erfindungsgemäßen Gehäusepackung besteht darin elektronische Bauteile mit einer Hohlgehäusepackung zu schaffen, wobei diese Hohlgehäusepackung sowohl die Kunststofflagen, die vergrabene Leiterbahnlage als auch den mindestens einen Halbleiterchip mit spitzkegeligen Kontakten aufweist. Die Kunststofflage, die sich un-  
15 mittelbar an den Halbleiterchip anschließt und durch welche die spitzkegeligen Außenkontakte hindurchragen, bildet dabei einen Rahmen des Hohlgehäuses aus und weist innerhalb des Rahmens eine Vertiefung auf. Dazu ist diese Kunststofflage,  
20 durch welche die spitzkegeligen Außenkontakte des Halbleiterchips hindurchdringen, eine strukturierte Kunststofflage. Eine weitere Kunststofflage kann eine Abdeckung der Vertiefungen bilden und dabei Durchkontakte aufweisen, die mit den spitzkegeligen Außenkontakten des Halbleiterchips elektrisch  
25 verbunden sind.

Im einfachsten Fall der Realisierung einer Hohlgehäusepackung mit Hilfe des erfindungsgemäßen Aufbaus besteht die Hohlgehäusepackung lediglich aus zwei Kunststofflagen. Dabei bildet  
30 eine den Hohlgehäuserahmen mit durchdrungenen spitzkegeligen Außenkontakten des Halbleiterchips und eine weitere Kunststofflage dient der Abdeckung des Hohlgehäuses beziehungsweise der Vertiefung, die von dem Rahmen umgeben ist. In dieser

Ausführungsform der Erfindung bildet der Halbleiterchip eine zweite Abdeckung der Hohlgehäusepackung, so dass in vorteilhafter Weise unmittelbarer Zugriff zu einer Oberseite des Halbleiterchips besteht, womit Berührungssensoren realisierbar sind.

Die Hohlgehäusepackung kann auch dazu dienen, Drucksensoren zu realisieren. Dazu kann die abdeckende Kunststofflage eine zentrale Öffnung aufweisen, durch die eine Verbindung zum Umgebungsdruk und zum Druckaustausch mit dem halbleitenden Sensorchip über den gebildeten Hohlraum möglich ist. Ferner kann die erfindungsgemäße Hohlgehäusepackung auch als Lichtsensorgehäuse oder Chipkameragehäuse dienen, wenn die abdeckende Kunststofflage aus transparentem Kunststoff, wie Acrylglas, hergestellt ist, so dass eine Belichtung des Halbleiterchips möglich wird. Darüber hinaus kann die Hohlgehäusepackung auch als Gassensorgehäuse dienen, wobei die abdeckende Kunststofflage eine zentrale Öffnung zum Gasaustausch aufweist. Zur Realisierung von Mikrokopfhörern und/oder von Mikrophonen kann die Hohlgehäusepackung als Schallsensor ausgebildet sein, wobei die Abdeckung eine zentrale Öffnung zur Schallaufnahme oder Schallabgabe aufweist.

Um das Durchdringen der spitzkegeligen Außenkontakte des Halbleiterchips durch eine Kunststofflage zu erleichtern, ist mindestens eine Kunststofflage aus einem vorvernetzten Kunststoff vorgesehen, der erst nachträglich durch thermische Behandlung in eine vernetzte und damit gehärtete Kunststofflage übergeht. Eine derartige vorvernetzte Kunststofflage kann Glasfasern oder Kohlefaserverstärkungen aufweisen, um die Formstabilität der Kunststofflage zu gewährleisten, obwohl die eigentliche Vernetzung und Aushärtung noch nicht erfolgt ist.

Die Erfindung bezieht sich nicht nur auf Einzelbauteile sondern auch auf Nutzen, die mehrere Bauteilpositionen aufweisen, wobei der Nutzen mehrere Kunststofflagen und mindestens eine vergrabene Leiterbahnlage aufweist und wobei jede Bauteilposition mindestens einen Halbleiterchip mit auf einer Außenseite verteilten spitzkegeligen Außenkontakten aufweist. Die spitzkegeligen Außenkontakte in dem Nutzen durchdringen eine der Kunststofflagen und bilden Durchkontakte zu der vergrabenen Leiterbahnlage. Ein derartiger Nutzen hat den Vorteil, dass gleichzeitig und parallel sämtliche Verfahrensschritte für mehrere elektronische Bauteile in den mehreren Bauteilpositionen durchgeführt werden können und dient auch als Handelsware, da mit dem fertigen Nutzen eine Vielzahl von Bauteilen an den Zwischenkunden geliefert werden können, die erst nach erfolgreichem Funktionstest und nach erfolgreichem Transport zu Einzelbauteilen getrennt werden.

In dem Nutzen kann jede Bauteilposition ein Multichipmodul mit mehreren vergrabenen Leiterbahnlagen und mit mehreren Halbleiterchips, die spitzkegelige Außenkontakte aufweisen, besitzen. Die spitzkegeligen Außenkontakte der Halbleiterchips können in dem Nutzen unterschiedliche Kunststofflagen durchdringen und als Durchkontakte zu unterschiedlichen vergrabenen Leiterbahnlagen dienen. Darüber hinaus kann der Nutzen auch vergrabene Halbleiterchips aufweisen, die gedünnte Halbleiterchips mit einer Dicke zwischen 30 und 100 Mikrometern sein können. Somit lässt sich der Nutzen äußerst flach darstellen und kann als dünne Platte ausgeliefert werden.

30

Auf der Oberseite des Nutzens können in jeder Bauteilposition zusätzliche Halbleiterchips angeordnet sein, die mit ihren spitzkegeligen Außenkontakten die oberste Kunststofflage des



- Nutzens durchdringen und Durchkontakt zu einer vergrabenen Leiterbahnlage bilden oder mit Durchkontakten verbunden sind, welche durch die übrigen Kunststofflagen bis hin zu Außenkontaktflächen auf der Unterseite des Nutzens dringen. Auch kann
- 5 der Nutzen bereits alle passiven Bauelemente eines Multichipmoduls in jeder der Bauteilpositionen tragen, so dass der Nutzen nicht vom Abnehmer erst bestückt werden muss. Derartige passive Bauelemente können mit einer der vergrabenen Leiterbahnen über entsprechend vorgesehene Durchkontakte in den
- 10 Kunststofflagen verbunden sein oder auch mit Durchkontakten, die durch sämtliche Kunststofflagen durchgehen und mit den Außenkontaktflächen auf der Unterseite des Nutzens verbunden sind.
- 15 Ein derartiger Nutzen kann auch in jeder der Bauteilpositionen eine Hohlgehäusepackung aufweisen, die einerseits eine Kunststofflage aufweist, die in jeder Bauteilposition eine Vertiefung für eine Hohlgehäusepackung aufweist und die derart strukturiert ist, dass sie in jeder Bauteilposition den
- 20 Rahmen der Hohlgehäusepackung bildet. Dabei weist die Hohlgehäusepackung in jeder Bauteilposition mindestens eine vergrabene Leiterbahnlage und mindestens einen Halbleiterchip auf, der mit seinen spitzkegeligen Außenkontakten die rahmenbildende Kunststofflage durchdringt und mit der vergrabenen Leiterbahnlage Durchkontakt bildet. Eine weitere Kunststofflage
- 25 kann als Abdeckung mit Durchkontakten versehen sein, um die Hohlgehäusepackung abzuschließen.

Die Kunststofflagen, die für ein Durchdringen von spitzkegeligen Außenkontakten eines Halbleiterchips vorgesehen sind,

30 können vorvernetzbare Kunststofflagen aufweisen, was den Vorteil hat, dass die vorvernetzbaren Kunststofflagen erst nach Durchdringen der spitzkegeligen Außenkontakte des Halbleiter-

chip in einem thermischen Prozess zu gehärteten Kunststofflagen oder Duroplasten vernetzt werden. Dabei können insbesondere die vorvernetzten Kunststofflagen, sogenannte "pre-packs" Glasfasern oder Kohlfaserverstärkungen aufweisen, um  
5 auch im vorvernetzten Zustand eine begrenzte Formstabilität zu gewährleisten.

Ein Verfahren zur Herstellung mindestens eines elektronischen Bauteils mit einer Gehäusepackung aus mehreren Kunststofflagen mit mindestens einer vergrabenen Leiterbahnlage und mindestens einem Halbleiterchip, der auf einer Außenseite verteilt spitzkegelige Außenkontakte aufweist, weist folgende  
10 Verfahrensschritte auf:

15 Zunächst wird ein Schaltungsträger mit Außenkontaktflächen auf der Unterseite des Schaltungsträgers und mit einer Leiterbahnlage auf der Oberseite des Schaltungsträgers hergestellt, wobei die Außenkontaktflächen und die Leiterbahnlage über Durchkontakte durch den Schaltungsträger elektrisch verbunden werden. Unabhängig von dem Herstellen eines Schaltungsträgers können Halbleiterchips mit spitzkegeligen Außenkontakten auf Halbleiterwafern hergestellt werden, um sie  
20 nach dem Auftrennen des Halbleiterwafers zu einzelnen Halbleiterchips mit spitzkegeligen Außenkontakten für die Herstellung eines elektronischen Bauteils mit einer Gehäusepackung zu verwenden.  
25

Auf den Schaltungsträger beziehungsweise auf die Leiterbahnlage auf der Oberseite des Schaltungsträgers wird eine vorvernetzte Kunststofflage aufgebracht. Diese vorvernetzte  
30 Kunststofflage kann in einen zähviskosen Zustand überführt werden, so dass in vorteilhafter Weise bei minimaler Druckbelastung die Halbleiterchips auf die vorvernetzte Kunststoff-

lage aufgebracht werden können. Dabei durchdringen die spitzkegeligen Außenkontakte mindestens eines Halbleiterchips die vorvernetzte Kunststofflage bis sie Durchkontakte zu der Leiterbahnlage auf der Oberseite des Schaltungsträgers bilden  
5 und sich der Halbleiterchip selbst in die vorvernetzte Kunststofflage einprägt.

In einem weiteren Schritt wird die vorvernetzte Kunststofflage zu einer Kunststofflage ausgehärtet und vernetzt. Nach  
10 diesem Arbeitsschritt kann der Funktionstest des elektronischen Bauteils über die Außenkontaktflächen des Schaltungsträgers durchgeführt werden. Dieses Verfahren hat den Vorteil, dass sich äußerst kostengünstig elektronische Bauteile herstellen lassen, zumal jeder Drahtbondvorgang entfällt. Gegenüber einer Flip-Chip-Technologie, die auch ohne Drahtbonden auskommt, hat dieses Verfahren den Vorteil, daß die Außenkontakte eines Halbleiterchips nicht nachträglich und kostenintensiv in eine sogenannte "Underfill-Schicht" eingebettet werden müssen, da die spitzkegeligen Außenkontakte des  
15 Halbleiterchips eine vorvernetzte Kunststofflage durchdringen und mit einer vergrabenen Leiterbahnlage Kontakt aufnehmen, wobei der Halbleiterchip gleichzeitig in diese Kunststofflage eingeprägt wird.  
20

25 Vor dem Aushärten und Vernetzen der vorvernetzten Kunststofflage kann eine weitere vorvernetzte Kunststofflage auf dem Halbleiterchip aufgebracht werden. Diese Kunststofflage deckt den Halbleiterchip ab und schützt ihn vor mechanischer Beschädigung. Daraus ergibt sich eine Gehäusepackung aus mehreren Kunststofflagen mit einem vergrabenen Halbleiterchip.  
30

Auf dem Schaltungsträger können mehrere Folgen von Leiterbahnlagen und Kunststofflagen mit Durchkontakten und einge-

betteten Halbleiterchips aufgebracht werden, wobei die spitzkegeligen Außenkontakte der Halbleiterchips jeweils eine der Kunststofflagen durchdringen und damit Durchkontakte zu einer der vergrabenen Leiterbahnlagen bilden, so dass ein Multi-  
5 chipmodul entsteht, das selbst auf seiner obersten Kunststofflage noch obere Leiterbahnlagen aufweisen kann, die mit Halbleiterchips und/oder passiven Bauelementen bestückt wird.

Diese vorbeschriebenen Verfahrensschritte können auch zur  
10 Herstellung eines Nutzens mit mehreren Bauteilpositionen zur Herstellung von mehreren elektronischen Bauteilen durchgeführt werden, wobei der Nutzen bereits als Handelsprodukt verkauft werden kann. Von dem jeweiligen Abnehmer wird er abschließend zu einzelnen elektronischen Bauteilen aufgetrennt.  
15 Die Herstellung und der Versand eines Nutzens haben den Vorteil, dass funktionstüchtig getestete Bauteile des Nutzens gekennzeichnet sind, so dass nur geprüfte Bauteile dem Nutzen vom Abnehmer entnommen werden.

20 Zusammenfassend kann gesagt werden, dass die Kontaktflächen von Halbleiterchips mit spitzkegeligen Außenkontakten versehen werden. Diese spitzkegeligen Außenkontakte werden zur Kontaktierung durch eine Kunststofflage hindurch gepresst. Auf der dem Halbleiterchip gegenüberliegenden Seite der  
25 Kunststofflage treffen die spitzkegeligen Außenkontakte auf eine Metallisierung eines Schaltungsträgers, mit dem ein elektrischer Kontakt gebildet wird. Mit dieser Technik können auch elektronische Bauteile realisiert werden, die neben vergrabenen Leiterbahnlagen auch vergrabene Halbleiterchips auf-  
30 weisen, indem mindestens eine weitere Kunststofflage über dem Halbleiterchips angeordnet wird.

Der erfindungsgemäße Gegenstand und das erfindungsgemäße Verfahren haben folgende Vorteile:

1. Ein kostengünstiges Einlaminieren von Chips zwischen Gehäusepackungen in Form von Kunststofflagen wird ohne aufwendige Durchkontakttechnik erreicht.
2. Es können Gehäusepackungen analog zu Flip-Chip-Packungen realisiert werden, ohne die Notwendigkeit von sogenannten "Underfill-Schichten".
3. Es können sehr flache Bauhöhen realisiert werden, zumal die Kontaktierung praktisch nicht zur Bauhöhe beiträgt. Durch ultradünne Halbleiterchips, die ihrerseits eine verbesserte Flexibilität aufweisen, ist eine Einlagerung dieser Halbleiterchips zwischen Substratlagen möglich, was die Bauhöhe dadurch minimiert, dass die Außenkontakte nicht die Bauteilhöhe beeinträchtigen, weil die spitzkegeligen Außenkontakte in der Kunststofflage des Substrats verschwinden können.
4. Es ist die Realisierung einer flachen Hohlgehäusepackung möglich, indem die Kombination der erfindungsgemäßen Verdrahtung des Halbleiterchips durch seine spitzkegeligen Kontakte mit Vertiefungen in einer Kunststofflage kombiniert werden können. Derartige Gehäuse mit einem flachen Hohlraum, der die aktive Halbleiteroberfläche umgibt, kann insbesondere in der Sensorik bei Druck- und Gassensoren eingesetzt werden, in der Akustik bei der Herstellung von Mikrofonen, Kopfhörern und Hörgeräten, in der Optik für Chipkameras und Leuchtdioden sowie in der Filtertechnik für Hochfrequenzfilter im Mobilfunk.
5. Es können komplexe Multichipmodule mit der erfindungsgemäßen Technik realisiert werden, die auf beiden Seiten, nämlich auf der Oberseite und/oder der Unterseite Kontakte aufweisen können und die mit zusätzlichen Halblei-

terchips und/oder passiven Bauelementen auf ihrer Ober- oder/und Unterseite bestückt sein können.

6. Es lassen sich mit der erfindungsgemäßen Technik auch flachleiterfreie Gehäusepackungen mit entsprechenden Um-  
5 verdrahtungsebenen darstellen.

7. Die durch das Einpressen der spitzkegeligen Kontakte in eine Kunststofflage entstehenden Kontakte sind derart zuverlässig, dass sie in Anwendungen der "High Perfor-  
mancevergrabe", wie zum Beispiel in der Hochfrequenz-  
10 technik eingesetzt werden können.

Im Fall, dass eine Montage eines Nutzens vorgesehen ist, kann dieser Nutzen im Standard PCB-Format 18" x 24" ausgeführt sein. Für eine Oberflächenmontage kann der PCB-Nutzen in meh-  
15 rere Montagenutzen vereinzelt werden und einer derartigen Oberflächenmontage kann durch anschließendes Singulieren mittels Sägen oder Brechen das finale elektronische Bauteil mit einer Gehäusepackung erzeugt werden.

20 Zum Ausbilden zuverlässiger elektrischer Kontakte zwischen den spitzkegeligen Außenkontakten und der vergrabenen Leiterbahnschicht, kann beim Aushärten der vorvernetzten Kunststofflagen eine zusätzliche Wärmebehandlung eventuell gleichzeitig unter Druck auf die Gesamtgehäuseverpackung durchge-  
25 führt werden.

Die Erfindung wird nun anhand von Ausführungsbeispielen mit Bezug auf die beigefügten Figuren näher erläutert.

30 Figur 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils einer ersten Ausführungsform der Erfindung,

Figur 2 zeigt einen schematischen Querschnitt eines elektronischen Bauteils einer zweiten Ausführungsform der Erfindung,

5 Figur 3 zeigt einen schematischen Querschnitt eines elektronischen Bauteils einer dritten Ausführungsform der Erfindung,

10 Figur 4 zeigt einen schematischen Querschnitt eines elektronischen Bauteils einer vierten Ausführungsform der Erfindung,

15 Figur 5 zeigt einen schematischen Querschnitt eines elektronischen Bauteils einer fünften Ausführungsform der Erfindung,

#### Figuren

6 bis 12 zeigen schematische Querschnitte durch Komponenten eines Nutzens nach Verfahrensschritten zur Herstellung eines elektronischen Bauteils gemäß der ersten Ausführungsform der Erfindung,

25 Figur 6 zeigt einen schematischen Querschnitt durch einen Schaltungsträger eines Nutzens mit einer Leiterbahnlage auf seiner Oberseite, mit Außenkontaktflächen auf seiner Unterseite und mit Durchkontakten zu den Außenkontaktflächen in einer Bauteilposition des Nutzens.

30 Figur 7 zeigt einen schematischen Querschnitt durch einen Schaltungsträger eines Nutzens nach Aufbringen einer vorvernetzten Kunststofflage auf die Oberseite des Schaltungsträgers,

Figur 8 zeigt einen schematischen Querschnitt durch einen Halbleiterchip mit spitzkegeligen Außenkontakten nach einem Ausrichten in einer Bauteilposition des Nutzens,

Figur 9 zeigt einen schematischen Querschnitt durch eine Bauteilposition eines Nutzens nach Durchdringen der vorvernetzten Kunststofflage mit den spitzkegeligen Außenkontakten des Halbleiterchips und nach Kontaktieren der spitzkegeligen Außenkontakte mit einer vergrabenen Leiterbahnlage,

Figur 10 zeigt einen schematischen Querschnitt durch eine weitere vorvernetzte oberste Kunststofflage eines Nutzens nach einem Positionieren über einer Bauteilposition mit Halbleiterchip,

Figur 11 zeigt einen schematischen Querschnitt durch einen Nutzen nach Aufbringen der weiteren vorvernetzten obersten Kunststofflage und Aushärten der Kunststofflagen des Nutzens unter elektrischem Verbinden der spitzkegeligen Außenkontakte des Halbleiterchips mit der vergrabenen Leiterbahnlage,

Figur 12 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil nach dem Trennen des Nutzens in einzelne elektronische Bauteile.

Figur 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 einer ersten Ausführungsform der Erfindung. Das Bezugszeichen 2 kennzeichnet eine Gehäusepackung, die sich aus drei Kunststofflagen 3 zusammensetzt. Zwischen



den Kunststofflagen 3 ist mindestens eine vergrabene Leiterbahn-  
bahnlage 4 angeordnet. Diese Leiterbahnlage 4 liegt auf der  
Oberseite 27 eines Schaltungsträgers 26, der die Gehäusepak-  
kung trägt.

5

Der Schaltungsträger 26 dieser Ausführungsform der Erfindung  
weist eine Kunststofflage 3 auf, auf deren Oberseite 27 die  
vergrabene Leiterbahnlage angeordnet ist und die über Durch-  
kontakte 8 mit auf der Unterseite 28 des Schaltungsträgers 26  
10 angeordneten Außenkontaktflächen 14 elektrisch verbunden ist.  
Auf den Außenkontaktflächen 17 sind in dieser ersten Ausführ-  
ungsform der Erfindung Außenkontaktbälle 29 des elektroni-  
schen Bauteils 1 angeordnet.

15 Das Bezugszeichen 22 kennzeichnet einen vorvernetzba-  
ren Kunststoff einer Kunststofflage 3 auf dem Schaltungsträger  
26, der von spitzkegeligen Außenkontakten 7 eines Halbleiter-  
chips 5 durchdrungen ist, die mit ihren Kegelspitzen elektri-  
sche Verbindungen zu der vergrabenen Leiterbahnlage 4 her-  
20 stellen. Der Halbleiterchip 5 ist mit seiner Außenseite 6,  
welche die spitzkegeligen Außenkontakte 7 aufweist, in die  
Kunststofflage 3 aus vorvernetztem Kunststoff 22 eingeprägt.  
Die Gehäusepackung 2 wird von einer obersten Kunststofflage  
15 abgeschlossen, die ebenfalls aus einem vorvernetzten  
25 Kunststoff 22 besteht und eine Rückseite 30 des Halbleiter-  
chips 5 abdeckt, so dass der Halbleiterchip 5 ein vergrabener  
Halbleiterchip 10 ist.

Die Gehäusepackung 2 aus den drei Kunststofflagen 3 mit der  
30 einen vergrabenen Leiterbahnstruktur 4 kann nicht nur äußerst  
preiswert hergestellt sondern auch sehr kompakt und somit mit  
äußerst geringer Bauhöhe realisiert werden, insbesondere  
dann, wenn der Halbleiterchip 5 ein gedünnter Halbleiterchip

11 ist, der eine Dicke zwischen 30 bis 100 Mikrometer aufweist und in Extremfällen eine Dicke unter 30 Mikrometern einnehmen kann. Somit kann die gesamte Bauteilhöhe, die sich aus den Schichtdicken der drei Kunststofflagen im wesentlichen ergibt, zwischen der Unterseite 12 und der Oberseite 13 zwischen 100 und 500 Mikrometern liegen.

Figur 2 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 einer zweiten Ausführungsform der Erfindung. Komponenten mit gleichen Funktionen wie in Figur 1 werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erörtert.

Die zweite Ausführungsform der Erfindung stellt ein Multichipmodul im schematischen Querschnitt dar, das in dieser Ausführungsform und in diesem Querschnitt drei Halbleiterchips 31, 32 und 33 aufweist, die in unterschiedlichen Lagen in oder auf der Gehäusepackung 2 des Multichipmoduls 9 angeordnet sind. Zwischen drei Kunststofflagen 3 sind in dieser Ausführungsform der Erfindung zwei vergrabene Leiterbahnlagen 34 und 35 angeordnet. Der Schaltungsträger 26 ist in dieser Ausführungsform der Erfindung ebenfalls aus einem vorvernetzten Kunststoff 22 hergestellt, so dass der Halbleiterchip 31 mit seiner passiven Rückseite 30 in den vorvernetzten Kunststoff 22 eingeprägt werden kann, bevor eine vollständige Vernetzung der Kunststofflagen 3 durchgeführt wird.

Die aktive Oberseite des Halbleiterchips 31 weist spitzkegelige Außenkontakte 7 auf, die als Durchkontakte 8 die mittlere Kunststofflage 3 des Multichipmoduls durchdringen und mit der Leiterbahnlage 35 zwischen den obersten beiden Kunststofflagen verbunden sind. Der Halbleiterchip 32 ist als vergrabener Halbleiterchip 10 analog zur ersten Ausführungsform

der Erfindung angeordnet und kontaktiert die untere Leiterbahnlage 35 der vergrabenen Leiterbahnlagen 4, wobei seine spitzkegeligen Außenkontakte ebenfalls die mittlere Kunststofflage der Gehäusepackung 2 durchdringen. Der dritte Halbleiterchip 33 ist bei diesem Multichipmodul 9 auf dessen Oberseite 13 angeordnet und durchdringt mit seinen spitzkegeligen Außenkontakten 7 die oberste Kunststofflage 15 des Multichipmoduls.

Das Multichipmodul kann sowohl mit weiteren Halbleiterchips 5 als auch mit passiven Bauelementen 16 auf seiner Oberseite 13 bestückt sein, während seine Unterseite 12 Außenkontaktflächen 14 aufweist, die mit nicht gezeigten Außenkontaktbällen ausgestattet sein können. Die passiven Bauelemente 16 können sowohl mit ihren Elektroden über Durchkontakte mit den einzelnen vergrabenen Leiterbahnlagen 34 oder 35 als auch direkt mit den Außenkontaktflächen 8 verbunden sein. Ein derartiges erfindungsgemäßes elektronisches Bauteil 1 zeichnet sich dadurch aus, dass keinerlei Bondverbindungen vorzusehen sind und auch die vorzubereitenden Durchkontakte in den einzelnen Kunststofflagen 3 minimiert werden können, zumal die spitzkegeligen Außenkontakte 7 der Halbleiterchips unmittelbar Durchkontakte 8 durch die einzelnen Kunststofflagen 3 bilden.

Die Figuren 3 bis 5 zeigen Sonderformen der elektronischen Bauteile, wie sie insbesondere in der Sensorik, der Akustik, der Optik oder in der Filtertechnik, beispielsweise für Hochfrequenzfilter und für die Mobilfunktechnik vorgesehen werden können. Dabei ist allen drei Ausführungsformen gemeinsam, dass sie eine Hohlgehäusepackung realisieren. Komponenten der Figuren 3 bis 5, welche gleiche Funktionen wie in den vorhergehenden Figuren aufweisen, werden mit gleichen Bezugszeichen gekennzeichnet und nicht extra erörtert.

Figur 3 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 einer dritten Ausführungsform der Erfindung, womit eine erste Hohlgehäusepackung 17 realisiert wird, die einen äußerst flachen Hohlraum 36 aufweist. Die Gehäusepackung 2 dieser Hohlraumgehäusepackung 17 weist im wesentlichen zwei Kunststofflagen auf. Einerseits eine strukturierte Kunststofflage 37, die den Rahmen 19 für die Hohlraumgehäusepackung bildet, wobei der Rahmen 19 von spitzkegeligen Außenkontakten 7 des Halbleiterchips 5 durchdrungen wird. Der Halbleiterchip 5 bildet gleichzeitig mit einer seiner Oberflächen die Oberseite 13 des elektronischen Bauteils 1.

Die Vertiefung 25 in der strukturierten Kunststofflage 37 wird durch eine geschlossene Kunststofflage in Form einer Abdeckung 18 abgedeckt, die ähnliche Funktionen aufweist wie der Schaltungsträger 26 in den vorhergehenden Ausführungsbeispielen, denn die Abdeckung 18 trägt gleichzeitig eine vergrabene Leiterbahnlage 4, welche über Durchkontakte 8 mit Außenkontaktflächen 14 auf der Abdeckung 18 in Verbindung steht. Eine derartige Hohlraumgehäusepackung 17, wie sie in Figur 3 gezeigt wird, kann für Kontaktsensoren eingesetzt werden, wie sie in Notebooks, Rechnern oder Bankomaten vorgesehen sind, zumal eine Oberseite des Halbleiterchips 5 gleichzeitig die Oberseite 13 des Sensors bildet, während die Abschirmung 18 des Hohlraumes 36 die Unterseite 12 dieser Hohlraumgehäusepackung aufweist.

Figur 4 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 einer vierten Ausführungsform der Erfindung. Diese vierte Ausführungsform der Erfindung unterscheidet sich von der dritten Ausführungsform der Erfindung nach Figur 3 dadurch, dass der Halbleiterchip 5 als vergrabener

Halbleiterchip 10 ausgebildet ist, indem eine obere Kunststofflage 15 den Halbleiterchip 5 abdeckt und gleichzeitig vor Berührung schützt. Ein derartiges elektronisches Bauteil mit flachem Hohlraum 36 kann insbesondere für präzise Hochfrequenzfilter eingesetzt werden, wobei die Filterstruktur auf der aktiven Oberseite 6 des Halbleiterchips 5 angeordnet ist und über die spitzkegeligen Außenkontakte 7 des Halbleiterchips 5 mit Durchkontakten 8 durch die Abdeckung 18 der Hohlraumgehäusepackung 17 mit Außenkontaktflächen 14 auf der Unterseite 12 der Gehäusepackung 2 verbunden ist. In dieser vierten Ausführungsform der Erfindung besteht die Gehäusepackung aus drei Kunststofflagen 3 mit einer vergrabenen Leiterbahnlage 4, während die Gehäusepackung 2 in der dritten Ausführungsform der Erfindung lediglich zwei Kunststofflagen 3 mit dazwischenliegender vergrabener Leiterbahnlage 4 aufweist.

Figur 5 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 einer fünften Ausführungsform der Erfindung. Diese fünfte Ausführungsform der Erfindung unterscheidet sich von der vierten Ausführungsform dadurch, dass die Abdeckung 18 eine zentrale Öffnung 21 zum Hohlraum 36 aufweist. Diese zentrale Öffnung dient der Gaskopplung beispielsweise eines Gassensors oder kann auch der Schallkopplung eines Schallsensors, wie eines Mikrophons oder eines Mikrohörers dienen.

Figuren 6 bis 12 zeigen schematische Querschnitte durch Komponenten eines Nutzens 24 nach einzelnen Verfahrensschritten zur Herstellung eines elektronischen Bauteils 1 gemäß der ersten Ausführungsform der Erfindung. Komponenten der Figuren 6 bis 12, die gleiche Funktionen wie in den vorhergehenden Fi-

guren erfüllen, werden mit gleichen Bezugszeichen gekennzeichnet.

Figur 6 zeigt einen schematischen Querschnitt durch einen  
5 Schaltungsträger 26 eines Nutzens 24 mit einer Leiterbahnlage  
4 auf seiner Oberseite 27, mit Außenkontaktflächen 14 auf  
seiner Unterseite 28 und mit Durchkontakten 8 zu den Außen-  
kontakten 14 in einer Bauteilposition 23. Ein derartiger  
Schaltungsträger 26 kann zur Verstärkung der Formstabilität  
10 mit Glasfasern oder Kohlenstoff-Fasern verstärkt sein. Die  
punktiierten Linien 38 kennzeichnen die Grenzen einer Bauteil-  
position 23 des Nutzens 24. Der Schaltungsträger kann bereits  
aus vernetztem Kunststoff bestehen und auf seiner Oberseite  
eine strukturierte Kupferschicht als Leiterbahnlage 4 aufwei-  
15 sen. Diese Leiterbahnlage 4 ist über Durchkontakte 8 aus Kup-  
fer oder einer Kupferlegierung mit Außenkontaktflächen 14  
verbunden, die auf der Unterseite 28 des Schaltungsträgers 26  
vorgesehen sind.

20 Figur 7 zeigt einen schematischen Querschnitt durch einen  
Schaltungsträger 26 eines Nutzens 24 nach Aufbringen einer  
vorvernetzten Kunststofflage 22 auf die Oberseite 27 des  
Schaltungsträgers 26. Eine derartige vorvernetzte Kunststoff-  
lage 22 ist im Verhältnis zum bereits vernetzten und ausge-  
25 härteten Kunststoff des Schaltungsträgers 26 relativ weich  
und kann folglich ohne Aufwand allzu großer Kräfte verformt  
werden. Diese Verformbarkeit eines vorvernetzten Kunststoffs  
wird in dem nächsten Schritt, der mit den Figuren 8 und 9 ge-  
zeigt wird, verwendet, um die Herstellungskosten von elektro-  
30 nischen Bauteilen zu vermindern.

Figur 8 zeigt einen schematischen Querschnitt durch einen  
Halbleiterchip 5 oder einen gedünnten Halbleiterchip 11 mit

spitzkegeligen Außenkontakten 7 nach einem Ausrichten des Halbleiterchips 5,11 über einer Bauteilposition 23 des Nutzens 24. Dieser Halbleiterchip 5, 11 ist mit seinen spitzkegeligen Außenkontakten 7 über der Kunststofflage 3 aus vor-

5 vernetztem Kunststoff 22 angeordnet und wird nach der Positionierung, die in Figur 8 gezeigt wird, in Figur 9 die Kunststofflage 3 mit seinen spitzkegeligen Außenkontakten durchdringen.

10 Figur 9 zeigt einen schematischen Querschnitt durch eine Bauteilposition 23 eines Nutzens 24 nach Durchdringen der vorvernetzten Kunststofflage 22 mit den spitzkegeligen Außenkontakten des Halbleiterchips 5, 11 und nach Kontaktieren der spitzkegeligen Außenkontakte 7 des Halbleiterchips 5,11 mit

15 einer vergrabenen Leiterbahnlage 4. Durch das Aufbringen der vorvernetzbaaren Kunststofflage 22 in Figur 7 wird die ursprünglich auf der Oberseite 27 des Schaltungsträgers 26 angeordnete Leiterbahnlage zu einer vergrabenen Leiterbahnlage 4. In Figur 9 wird diese vergrabene Leiterbahnlage 4 nach

20 Durchdringen der Kunststofflage 3 mit Hilfe der spitzkegeligen Außenkontakte 7 des Halbleiterchips 5 mit dem Halbleiterchip 5 kontaktiert. Dabei prägt sich die Außenseite 6 des Halbleiterchips 5, welche die spitzkegeligen Außenkontakte 7 trägt, in die vorvernetzte Kunststofflage 22 ein.

25 Figur 10 zeigt einen schematischen Querschnitt durch eine weitere vorvernetzte oberste Kunststofflage 15 eines Nutzens 24 nach einem Positionieren über einer Bauteilposition 23 mit Halbleiterchip 5. Mit dieser obersten Kunststofflage 15, die

30 in Figur 10 positioniert wird, kann, wie es die Figur 11 zeigt, der Halbleiterchip 5 vollständig abgedeckt werden.

Figur 11 zeigt einen schematischen Querschnitt durch einen Nutzen 24 nach Aufbringen der weiteren vorvernetzten obersten Kunststofflage 15 und Aushärten der Kunststofflagen 15 und 22 des Nutzens 24 unter elektrischem Verbinden der spitzkegeligen Außenkontakte 7 des Halbleiterchips 5 mit der vergrabenen Leiterbahnlage 4. Figur 11 zeigt somit das Ergebnis von zwei Verfahrensschritten, nämlich einmal dem Aufbringen der positionierten obersten Kunststofflage 15 in Pfeilrichtung A, wie sie in Figur 10 gezeigt wird, auf den Nutzen 24 und zusätzlich den weiteren Schritt des Aushärtens und Vernetzens der Kunststofflagen 15 und 22 unter gleichzeitigem elektrischem Verbinden der Spitzen der spitzkegeligen Außenkontakte 7 zu der vergrabenen Leiterbahnlage 4, so dass die spitzkegeligen Außenkontakte 7 praktisch zu Durchkontakten 8 durch die mittlere der drei Kunststofflagen 3 werden.

Mit dem in Figur 11 fertiggestellten Nutzen werden gleichzeitig mehrere elektronische Bauteile in den Bauteilpositionen 23 des Nutzens hergestellt. Dazu kann der Nutzen in einem Standard-PCB-Format von 18" x 24" ausgeführt sein. Für eine Oberflächenmontage von zusätzlichen Bauteilen auf dem Nutzen kann der Nutzen in mehrere Montagenutzen vereinzelt werden und nach einer Oberflächenmontage von zusätzlichen Bauteilen kann ein Singulieren durch Sägen, Fräsen oder durch Brechen des Nutzens zu einzelnen Multichipmodulen erfolgen.

In der hier gezeigten Ausführungsform wird jedoch ein einzelnes elektronisches Bauteil 1 mit lediglich einem einzelnen elektronischen Halbleiterchip 5, 11 ohne Bestückung der Oberseite 13 mit weiteren Bauteilen gezeigt, wie es der ersten Ausführungsform der Erfindung entspricht.



Figur 12 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil 1 nach dem Trennen des Nutzens 24 in einzelne elektronische Bauteile 1. Der schematische Querschnitt, wie er in Figur 12 gezeigt wird, entspricht somit dem schematischen Querschnitt, wie er bereits aus Figur 1 bekannt ist. Die Außenkontaktbälle 29, die hier erst nach dem Vereinzeln der elektronischen Bauteile 1 gezeigt werden, können auch während der Herstellung des Nutzens auf die Außenkontaktflächen 14 des Nutzens aufgebracht werden, bevor der Nutzen durch Sägen, Fräsen oder Brechen in einzelne elektronische Bauteile 1 getrennt wird.

## Patentansprüche

1. Elektronisches Bauteil mit einer Gehäusepackung (2) aus mehreren Kunststofflagen (3), mit mindestens einer ver-  
5 grabenen Leiterbahnlage (4) und mit mindestens einem Halbleiterchip (5), der auf einer Außenseite (6) ver-  
teilte spitzkegelige Außenkontakte (7) aufweist, wobei die spitzkegeligen Außenkontakte (7) in der Gehäusepak-  
kung (2) eine der Kunststofflagen (3) durchdringen und  
10 Durchkontakte zu der vergrabenen Leiterbahnlage (4) bil-  
den.
2. Elektronisches Bauteil nach Anspruch 1,  
dadurch gekennzeichnet, dass  
15 das elektronische Bauteil (1) ein Multichipmodul (9) mit mehreren vergrabenen Leiterbahnlagen (4) und mehreren Halbleiterchips (5), die spitzkegelige Außenkontakte (7) aufweisen, ist, wobei die spitzkegeligen Außenkontakte  
(7) der Halbleiterchips (5) in der Gehäusepackung (2)  
20 unterschiedliche Kunststofflagen (3) durchdringen und Durchkontakte (8) zu unterschiedlichen vergrabenen Lei-  
terbahnlagen (4) bilden.
3. Elektronisches Bauteil nach Anspruch 1 oder Anspruch 2,  
25 dadurch gekennzeichnet, dass das elektronische Bauteil (1) vergrabene Halbleiterchips  
(10) aufweist.
4. Elektronisches Bauteil nach einem der vorhergehenden An-  
30 sprüche,  
dadurch gekennzeichnet, dass

das elektronische Bauteil (1) gedünnte Halbleiterchips (11) mit einer Dicke zwischen 30 und 100 Mikrometern als vergrabene Halbleiterchips (10) aufweisen.

- 5    5.    Elektronisches Bauteil nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, dass das Multichipmodul (9) auf der Unterseite (12) und/oder der Oberseite (13) Außenkontaktflächen (14) aufweist.
- 10   6.    Elektronisches Bauteil nach einem der Ansprüche 2 bis 5, dadurch gekennzeichnet, dass das Multichipmodul (9) auf seiner Oberseite (13) Halbleiterchips (5) aufweist, die mit ihren spitzkegeligen Außenkontakten (7) die oberste Kunststofflage (15) durchdringen und Durchkontakte (8) zu einer vergrabenen Leiterbahnlage (4) bilden.
- 15
7.    Elektronisches Bauteil nach einem der Ansprüche 2 bis 6, dadurch gekennzeichnet, dass
- 20    das Multichipmodul (9) auf seiner Oberseite (13) passive Bauelemente (16) aufweist, die über Durchkontakte (8) in der obersten Kunststofflage (15) mit einer der vergrabenen Leiterbahnlagen (4) verbunden sind.
- 25   8.    Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass eine Hohlgehäusepackung (17) die Kunststofflagen (3), die vergrabene Leiterbahnlage (4) und den mindestens ei-
- 30    nen Halbleiterchip (5) aufweist, wobei eine der Kunststofflagen (3) eine Abdeckung (18) mit Durchkontakten (8) bildet und eine weitere Kunststofflage (3) den Rahmen (19) der Hohlgehäusepackung (17) aufweist, die von

den spitzkegeligen Außenkontakten (7) des Halbleiterchips (5) durchdrungen ist, wobei die spitzkegeligen Außenkontakte (7) mit Durchkontakten (8) der Abdeckung (18) elektrisch verbunden sind.

5

9. Elektronisches Bauteil nach Anspruch 8, dadurch gekennzeichnet, dass die Hohlgehäusepackung (17) ein Lichtsensorgehäuse oder Chipkameragehäuse ist und die Abdeckung (18) eine transparente Kunststofflage (20) aufweist.

10

10. Elektronisches Bauteil nach Anspruch 8 oder Anspruch 9, dadurch gekennzeichnet, dass die Hohlgehäusepackung (17) ein Drucksensorgehäuse ist und die Abdeckung (18) eine zentrale Öffnung (21) zur Druckkopplung aufweist.

15

11. Elektronisches Bauteil nach einem der Ansprüche 8 bis 10, dadurch gekennzeichnet, dass die Hohlgehäusepackung (17) ein Gassensorgehäuse ist und die Abdeckung (18) eine zentrale Öffnung (21) zum Gasaustausch aufweist.

20

12. Elektronisches Bauteil nach einem der Ansprüche 8 bis 11, dadurch gekennzeichnet, dass die Hohlgehäusepackung (17) ein Schallsensorgehäuse ist und die Abdeckung (18) eine zentrale Öffnung (21) zur Schallaufnahme oder Schallabgabe aufweist.

25

30

13. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass  
mindestens eine der Kunststofflagen (3) einen vorver-  
netzten Kunststoff (22) aufweist.

- 5 14. Elektronisches Bauteil nach einem der vorhergehenden An-  
sprüche,

dadurch gekennzeichnet, dass  
mindestens eine der Kunststofflagen (3) Glasfaser- oder  
Kohlefaserverstärkungen aufweist.

10

- 15 15. Nutzen mit mehreren Bauteilpositionen (23), wobei der  
Nutzen (24) mehrere Kunststofflagen (3) und mindestens  
eine vergrabenen Leiterbahnlage (4) aufweist und wobei  
jede Bauteilposition (23) mindestens einen Halbleiter-  
chip (5) mit auf einer Außenseite (6) verteilten spitz-  
kegeligen Außenkontakten (7) aufweist, und wobei die  
spitzkegeligen Außenkontakte (7) in dem Nutzen (24) eine  
der Kunststofflagen (3) durchdringen und Durchkontakte  
(8) zu der vergrabenen Leiterbahnlage (4) bilden.

20

16. Nutzen nach Anspruch 15,  
dadurch gekennzeichnet, dass  
jede Bauteilposition (23) ein Multichipmodul (9) mit  
mehreren vergrabenen Leiterbahnlagen (4) und mehreren  
25 Halbleiterchips (5), die spitzkegelige Außenkontakte (7)  
haben, aufweist, wobei die spitzkegeligen Außenkontakte  
(7) der Halbleiterchips (5) in dem Nutzen (24) unter-  
schiedliche Kunststofflagen (3) durchdringen und Durch-  
kontakte (8) zu unterschiedlichen vergrabenen Leiter-  
30 bahnlagen (4) bilden.

17. Nutzen nach Anspruch 15 oder Anspruch 16,  
dadurch gekennzeichnet, dass

der Nutzen (24) vergrabene Halbleiterchips (10) aufweist.

18. Nutzen nach einem der Ansprüche 15 bis 17,  
5 dadurch gekennzeichnet, dass  
der Nutzen (24) gedünnte Halbleiterchips (11) mit einer  
Dicke zwischen 30 und 100 Mikrometern als vergrabene  
Halbleiterchips (10) aufweist.
- 10 19. Nutzen nach einem der Ansprüche 15 bis 18,  
dadurch gekennzeichnet, dass  
der Nutzen (24) auf der Unterseite (12) und/oder der  
Oberseite (13) in jeder Bauteilposition (23) Außenkon-  
taktflächen (14) aufweist.
- 15 20. Nutzen nach einem der Ansprüche 15 bis 19,  
dadurch gekennzeichnet, dass  
der Nutzen (24) auf seiner Oberseite (13) in jeder Bau-  
teilposition (23) Halbleiterchips (5) aufweist, die mit  
20 ihren spitzkegeligen Außenkontakten (7) die oberste  
Kunststofflage (15) durchdringen und Durchkontakte (8)  
zu einer vergrabenen Leiterbahnlage (4) bilden..
21. Nutzen nach einem der Ansprüche 15 bis 20,  
25 dadurch gekennzeichnet, dass  
der Nutzen (24) auf seiner Oberseite (13) passive Bau-  
elemente (16) aufweist, die über Durchkontakte (8) in  
der obersten Kunststofflage (15) mit einer der vergrabe-  
nen Leiterbahnlagen (4) verbunden sind.
- 30 22. Nutzen nach einem der Ansprüche 15 bis 21,  
dadurch gekennzeichnet, dass  
der Nutzen (24) in einer der Kunststofflagen (3) für je-

de Bauteilposition (23) eine Vertiefung für eine Hohlgehäusepackung (17) mit mindestens einer vergrabenen Leiterbahnlage (4) und mit mindestens einem Halbleiterchip (5) aufweist, wobei eine weitere der Kunststofflagen (3) eine Abdeckung (18) mit Durchkontakten (8) bildet.

23. Nutzen nach einem der Ansprüche 15 bis 22, dadurch gekennzeichnet, dass der Nutzen (24) mindestens eine Kunststofflage (3) eines vorvernetzten Kunststoffs (22) aufweist.

24. Nutzen nach einem der Ansprüche 15 bis 23, dadurch gekennzeichnet, dass der Nutzen (24) mindestens eine Kunststofflage (3) mit Glasfaser- oder Kohlefaserverstärkungen aufweist.

25. Verfahren zur Herstellung mindestens eines elektronischen Bauteils (1) mit einer Gehäusepackung (2) aus mehreren Kunststofflagen (3), mit mindestens einer vergrabenen Leiterbahnlage (4) und mit mindestens einem Halbleiterchip (5), der auf einer Außenseite (6) verteilte spitzkegelige Außenkontakte (7) aufweist, wobei die spitzkegeligen Außenkontakte (7) in der Gehäusepackung (2) eine der Kunststofflagen (3) durchdringen und Durchkontakte (8) zu der vergrabenen Leiterbahnlage (4) bilden, das folgende Verfahrensschritte aufweist:

- Herstellen eines Schaltungsträgers (26) mit Außenkontaktflächen (14) auf der Unterseite (12) des Schaltungsträgers (26) und einer Leiterbahnlage (4) auf der Oberseite (27) des Schaltungsträgers (26), wobei die Außenkontaktflächen (14) und die Leiterbahnlage (4) über Durchkontakte (8) durch den Schaltungsträger (26) elektrisch verbunden werden ,

- Herstellen von Halbleiterchips (5) mit spitzkegeligen Außenkontakten (7),
- Aufbringen einer vorvernetzten Kunststofflage (22) auf die Leiterbahnlage (4) des Schaltungsträgers (26),
- Durchdringen der vorvernetzten Kunststofflage (22) mit den spitzkegeligen Außenkontakten (7) mindestens eines der Halbleiterchips (5) bis die spitzkegeligen Außenkontakte (7) Durchkontakte (8) zu der Leiterbahnlage bilden und der mindestens eine Halbleiterchip (5) sich in die vorvernetzte Kunststofflage (22) einprägt,
- Aushärten und Vernetzen der vorvernetzten Kunststofflage (22) zu einer Kunststofflage (3),
- Funktionstest des elektronischen Bauteils (1) über die Außenkontaktflächen (14) des Schaltungsträgers (26).

26. Verfahren nach Anspruch 25,  
dadurch gekennzeichnet, dass  
vor dem Aushärten und Vernetzen der vorvernetzten Kunststofflage (22) eine weitere vorvernetzte Kunststofflage (22) zur Abdeckung des Halbleiterchips (5) aufgebracht wird.

27. Verfahren nach Anspruch 25 oder Anspruch 26,  
dadurch gekennzeichnet, dass  
auf die Leiterbahnlage (4) des Schaltungsträgers (26) eine strukturierte vorvernetzte Kunststofflage (22) mit mindestens einer Vertiefung (25) für eine Hohlgehäusepackung (17) aufgebracht wird.



28. Verfahren nach einem der Ansprüche 25 bis 27,  
dadurch gekennzeichnet, dass  
auf die Leiterbahnlage (4) des Schaltungsträgers (26)  
mehrere Folgen von Leiterbahnlagen (4) und Kunststoffla-  
5 gen (3) mit Durchkontakten (8) und eingebetteten Halb-  
leiterchips (10) aufgebracht werden, wobei die spitzke-  
gelige Außenkontakte (7) der Halbleiterchips (5) jeweils  
eine der Kunststofflagen (3) durchdringen und Durchkon-  
takte (8) zu einer der Leiterbahnlagen (4) bilden.

10

29. Verfahren nach einem der Ansprüche 25 bis 28,  
dadurch gekennzeichnet, dass  
auf eine oberste Kunststofflage (15) eine obere Leiter-  
bahnlage (4) aufgebracht wird, die mit Halbleiterchips  
15 (5) und/oder passiven Bauelementen (16) zu einem Multi-  
chipmodul (9) bestückt wird.

15

30. Verfahren nach einem der Ansprüche 25 bis 29,  
dadurch gekennzeichnet, dass  
20 die beanspruchten Verfahrensschritte zur Herstellung ei-  
nes Nutzens (24) mit mehreren Bauteilpositionen (23)  
durchgeführt werden und der Nutzen (24) abschließend zu  
einzelnen elektronischen Bauteilen (1) aufgetrennt wird.

20

FIG 1

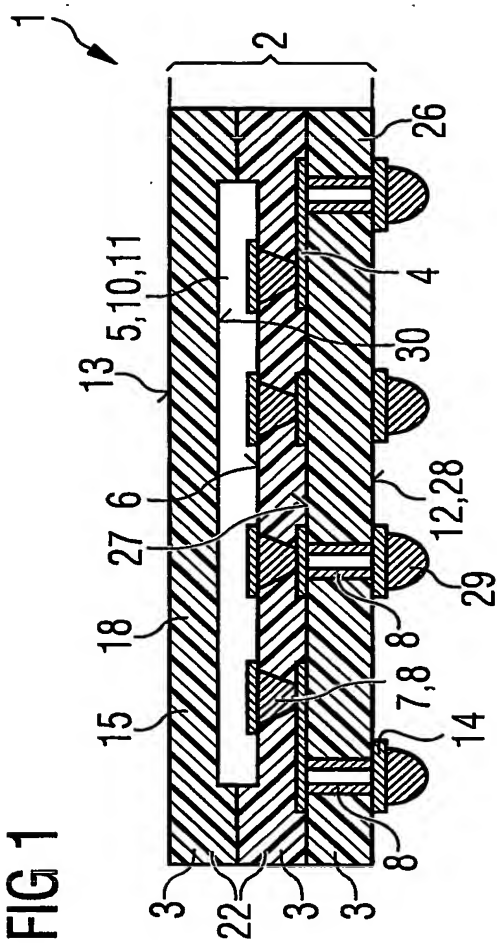


FIG 2

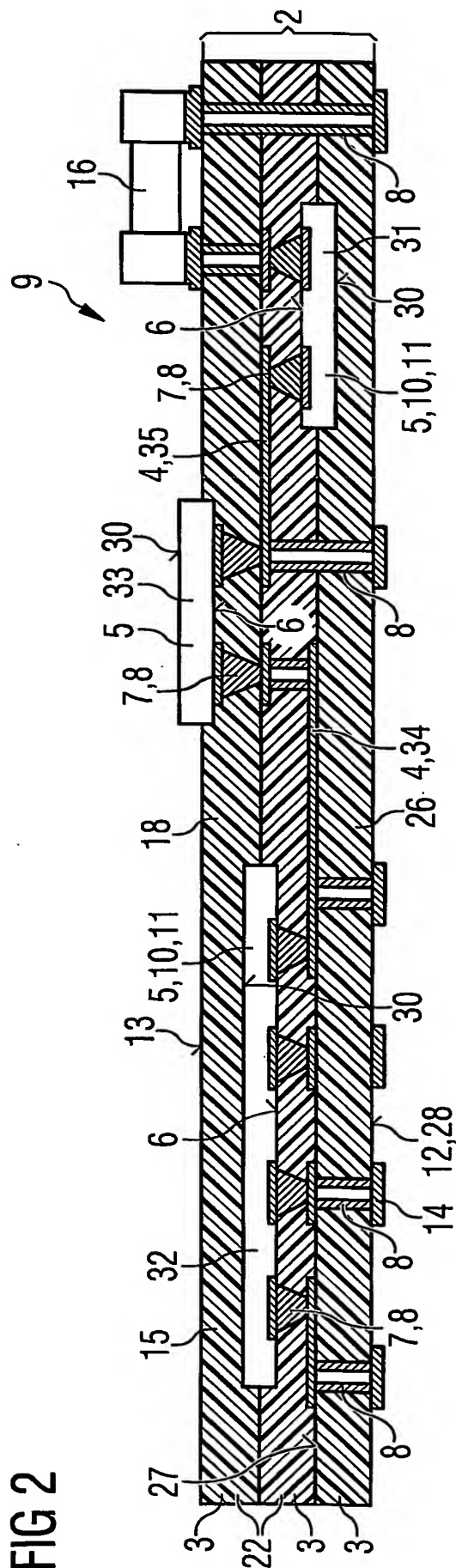


FIG 3

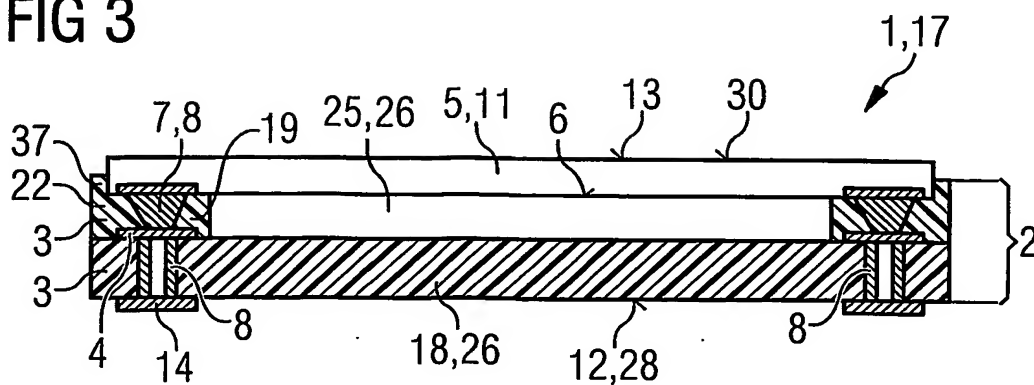


FIG 4

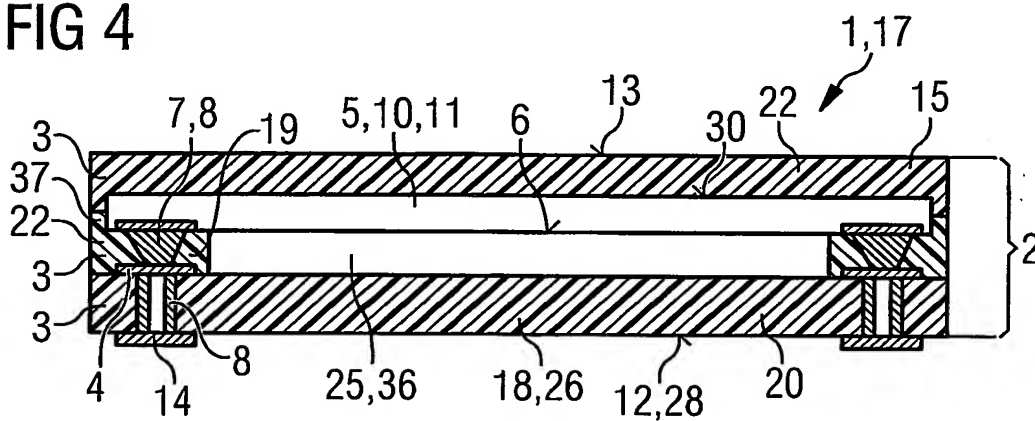


FIG 5

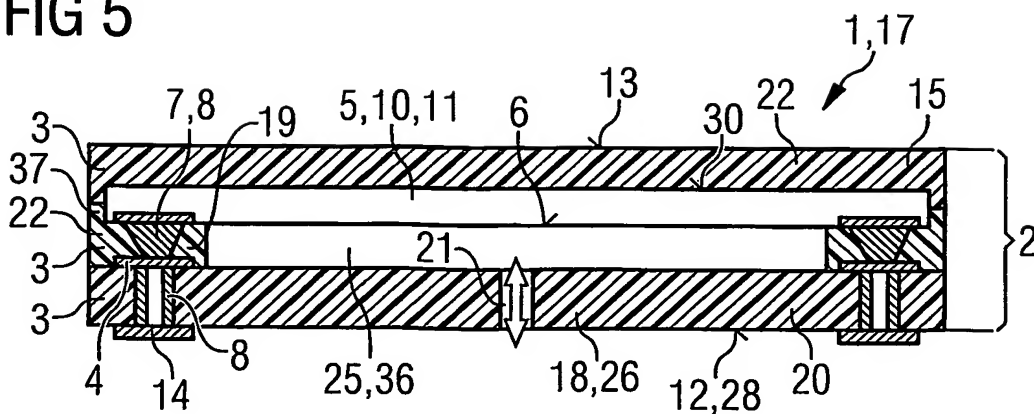


FIG 6

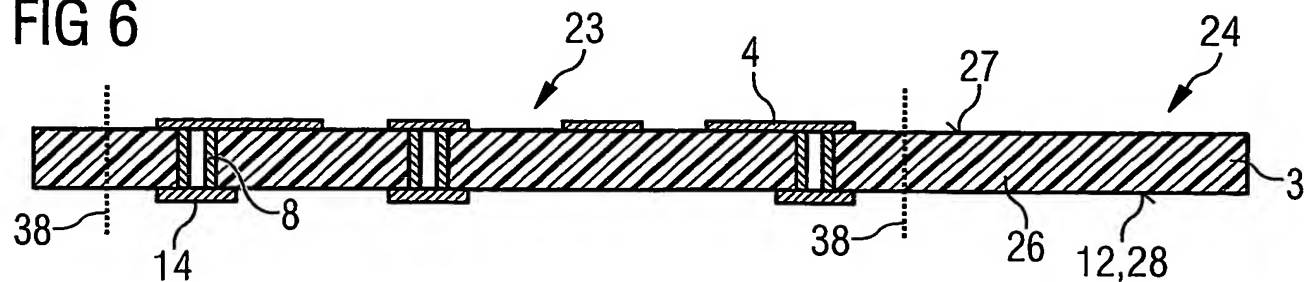


FIG 7

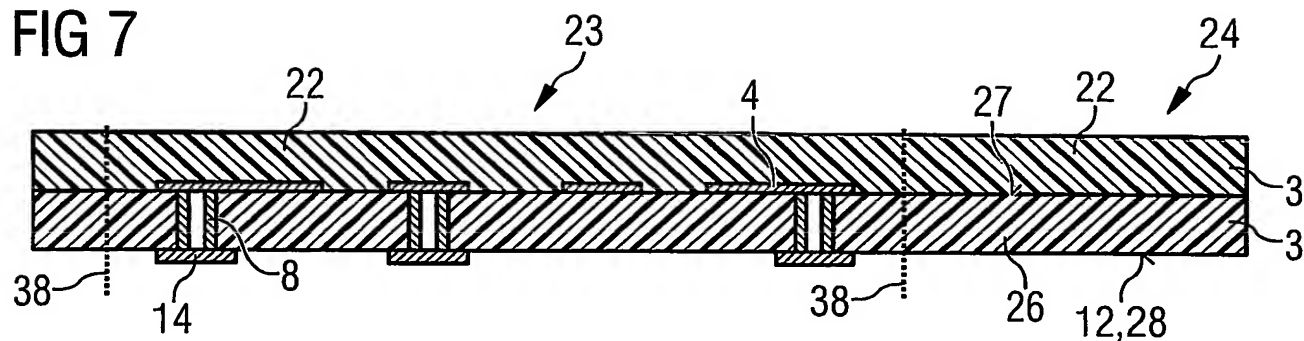


FIG 8

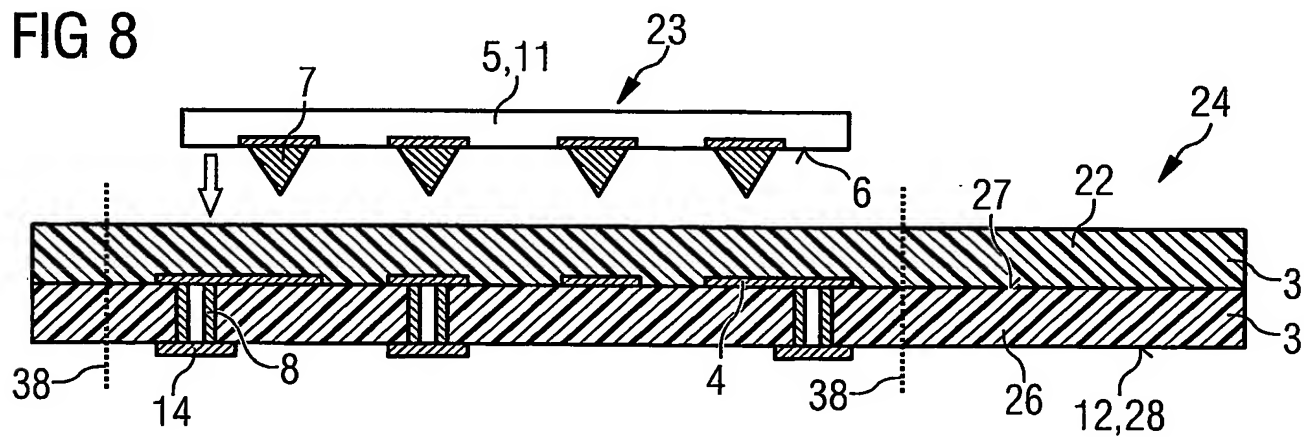


FIG 9

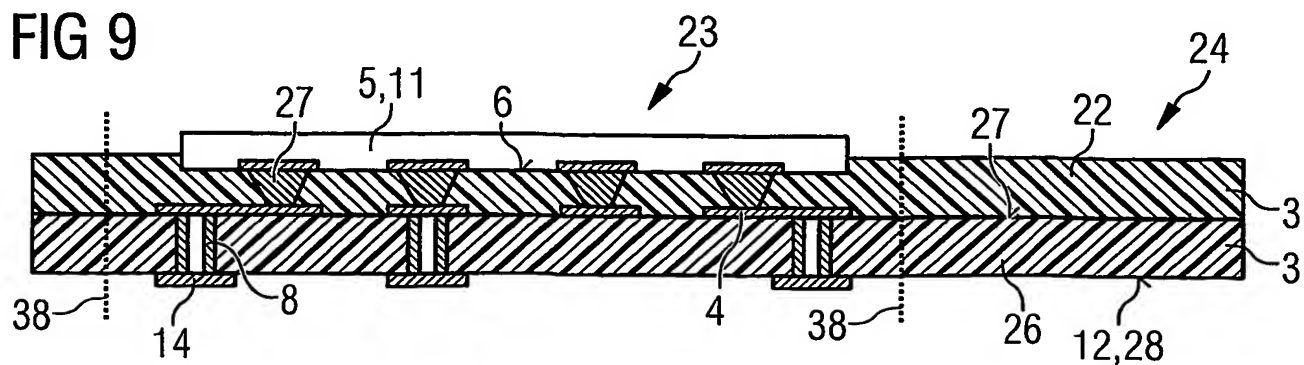


FIG 10

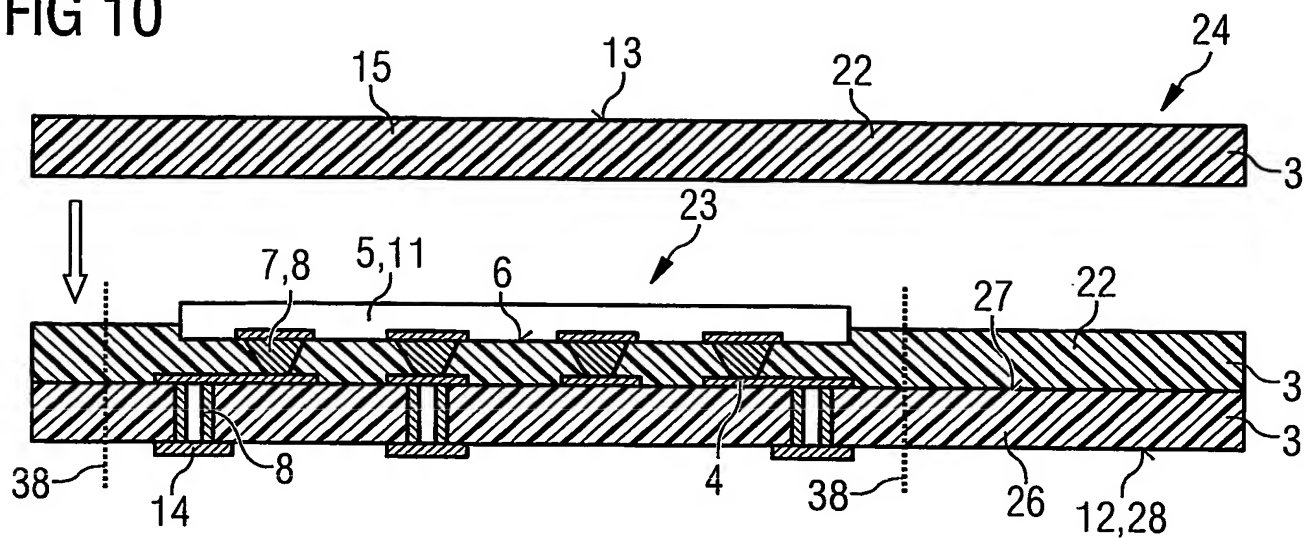


FIG 11

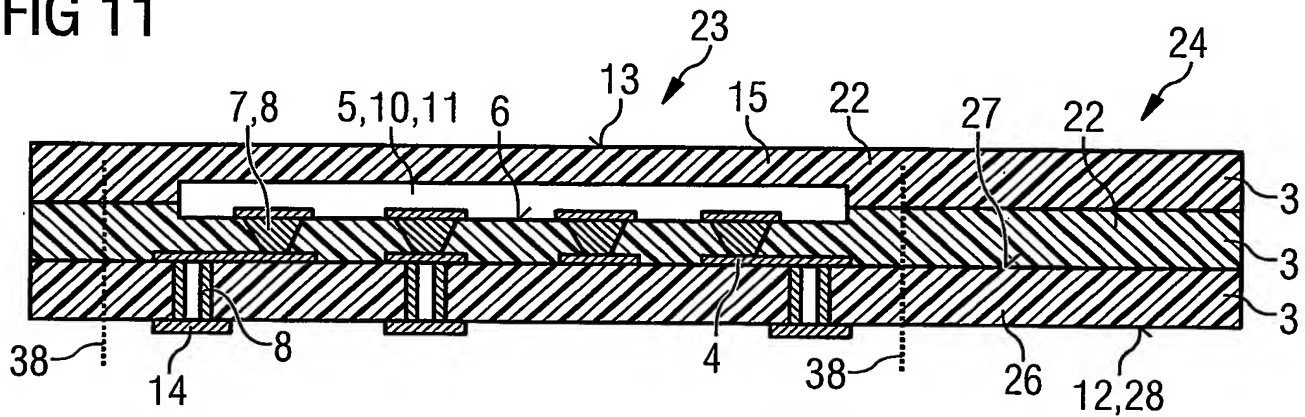
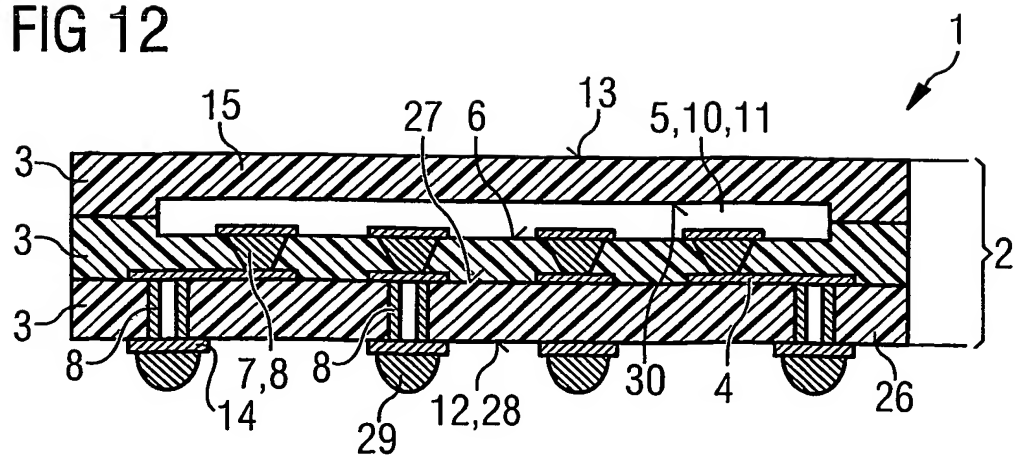


FIG 12



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**